

#8

AUG 2 4 2001

ocket No.: GR 00 P 4091

I hereby certify that this correspondence is being deposited with the United States Postal Service as First Class Mail in an envelope addressed to the Assistant Commissioner for Patents, Washington, D.C. 20231, on the date indicated below.

By: North Date: August 22, 2001

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant

: Gerhard Beitel et al.

Applic. No. Filed

: 09/845,405 : April 30, 2001

Title

: Method For Removing Structures

CLAIM FOR PRIORITY

Hon. Commissioner of Patents and Trademarks, Washington, D.C. 20231

Sir:

Claim is hereby made for a right of priority under Title 35, U.S. Code, Section 119, based upon the German Patent Application 100 22 656.6, filed April 28, 2000.

A certified copy of the above-mentioned foreign patent application is being submitted herewith.

Respectfully submitted,

For Applicants

MARKUS NOLFF REG. NO. 37,006

Date: August 22, 2001

Lerner and Greenberg, P.A. Post Office Box 2480 Hollywood, FL 33022-2480

Tel: (954) 925-1100 Fax: (954) 925-1101

/kf



BUNDESREPUBLIK DEUTSCHLAND



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen:

100 22 656.6

Anmeldetag:

28. April 2000

Anmelder/Inhaber:

Infineon Technologies AG,

München/DE

Bezeichnung:

Verfahren zum Entfernen von Strukturen

IPC:

H 01 L 21/3213

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 31. Mai 2001

Deutsches Patent- und Markenamt

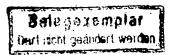
Der Präsident

Im Auftrag

Hiebinger







Beschreibung

Verfahren zum Entfernen von Strukturen

Die vorliegende Erfindung betrifft ein Verfahren zum Entfernen von Strukturen. Die vorliegende Erfindung betrifft insbesondere ein Verfahren zum Entfernen von Strukturen, die bei Herstellung von ferroelektrischen Speicherkondensatoren auftreten können. Weiterhin betrifft die vorliegende Erfindung ein Verfahren zur Herstellung einer oder mehrerer strukturierter Schichten.

Zur Herstellung von ferroelektrischen Kondensatoren für Anwendungen in nicht-flüchtigen Halbleiterspeichern hoher Integrationsdichte wird ein ferroelektrisches Material (z.B. $SrBi_2(Ta,Nb)_20_9$ (SBT oder SBTN), Pb(Zr, Ti)0 $_3$ (PZT), oder $Bi_4Ti_30_{12}$ (BTO)) als Dielektrikum zwischen den Elektroden eines Kondensators eingesetzt. Auch paraelektrische Materialien wie z.B. (Ba,Sr)Ti0 $_3$ (BST) können zum Einsatz

kommen. Bei derartigen Kondensatoren ist das Elektrodenmaterial in der Regel ein Edelmetall, das hohen Temperaturen in einer Sauerstoffatmosphäre widersteht. Als Materialien hierfür kommen beispielsweise Pt, Pd, Ir, Rh, Ru, RuOx, IrOx, RhOx, SrRuO3, LSCO (LaSrCoOx), sowie Hoch-

25 Temperatur-Supraleiter (wie YBa₂Cu₃0₇) in Frage. Im allgemeinen wird beim Kondensatoraufbau entweder das technologisch anspruchsvollere Stackprinzip verfolgt oder aber nach dem viel größeren Offset-Zellen Prinzip vorgegangen.

30

35

Bei beiden Varianten sind Prozeßschritte notwendig, um die untere und obere Elektrode zu strukturieren. Die Strukturierung von neuen Elektrodenmaterialien (wie Platin) in der Mikroelektronik für hochintegrierte Speicherbausteine erfolgt üblicherweise mit Plasmaprozessen unter Verwendung von Gasgemischen aus z. B. sog. reaktiven Gasen (z. B. Chlor) und Edelgasen (z.B. Argon). Dabei wird als Maskenmaterial

15

20

25

30

35

vornehmlich Photolack verwendet. Der Materialabtrag in den nicht maskierten Gebieten auf dem Substrat erfolgt durch Sputterabtrag unter Beschuß mit Chlor- und Argonionen. Um feinste Strukturen maßhaltig realisieren zu können, ist es erforderlich, dass die Struktur der Lackmaske ohne CD-Änderungen (critical dimension) auf die zu strukturierende Platinschicht übertragen wird. Der Sputterangriff der Ionen, aber auch die intermediäre Bildung von Redepositionen, führt jedoch, insbesondere bei der Anwesenheit reaktiver Gase, zu einer Facettierung (Abschrägung, Taperung) der Maske und damit zu einer entsprechenden Facettierung beim Strukturübertrag ins Platin. Diese Facettierung beschränkt die bei der Platinstrukturierung kleinsten erzielbaren Strukturgrößen. Zudem erweist es sich, dass man die stärkste Facettierung in reinen Chlorplasmen erhält.

Mit zunehmendem Argonanteil im Chlor-Argon-Gasgemisch steigt dagegen der Flankenwinkel der erhaltenen Platinstrukturen an. Die Verwendung von reinem Edelgas als Prozeßgas führt beim Plasmaätzen zu praktisch keiner Facettierung der Lackmaske. Als Konsequenz bilden die erhaltene Ätzkante den bestmöglichen Winkel (>80°) und man findet nur eine minimale Aufweitung (CD-gain 30-50 nm/Kante). Mit zunehmendem Argonanteil im Gasgemisch erhöht sich aber auch die Anlagerung von Redepositionen an der Seitenwand der Lackmaske. Diese Redepositionen bestehen aus Material der strukturierten Schicht. In vielen Fällen sind die redeponierten Filme nasschemisch nicht entfernbar, oder aber eine nasschemische Entfernung des redeponierten Materials führt zu einer starken Schädigung des Originalfilms, der strukturiert wurde. Fig. 11 zeigt eine Aufnahme derartige Redepositionen (auch fences genannt), wie sie bei Herstellung eines ferroelektrischen Kondensators (untere Platinelektrode, ferroelektrische SBT-Schicht, obere Platinelektrode) auftreten können.

15

20

30

Steile Seitenflanken sind auch erzeugbar, indem man die Plasmaätzprozesse bei hohen Temperaturen (> 200°C), bevorzugt mit einer geheizten Kathode, durchführt. Bei höheren Temperaturen bilden viele der genannten Materialien mit den Prozeßgasen doch flüchtige Verbindungen. Diese Vorgehensweise besitzt jedoch den Nachteil, dass anstelle einer Standard-Lackmaske eine Hartmaske erforderlich ist. Diese erfordert im Gegensatz zu einer Lackmaske zusätzliche Prozeß- und Strukturierungsschritte. Außerdem führt die nach der Strukturübertragung erforderliche Entfernung der Hardmask zu einer unerwünschten Vergrößerung der Topographie durch Anätzung der Unterlage. Weiterhin stellt sich das Problem, dass das für die Hochtemperaturätzung notwendige Equipment noch nicht kommerziell erhältlich und darüber hinaus sehr aufwendig ist.

Weiterhin wurde versucht, das Problem dadurch zu beheben, dass Prozesse verwendet wurden, die zu einer starken Facettierung der Maske führen (beispielsweise chlorreiche Prozesse). Nach der Facettierung zu einem Winkel von ungefähr 50° Grad werden die Redepositionen an den Flanken der Maske gegenüber dem zu ätzenden Film bevorzugt geätzt, da sie gegenüber den einfallenden Ionen einen Winkel bilden, bei dem der Sputterabtrag am höchsten ist. So erhält man Strukturen ohne Redepositionen. Diese Vorgehensweise besitzt jedoch den Nachteil, dass als Folge des redepositionsfreien Prozesses flache, stark abgeschrägte Strukturflanken (<<90°) und damit verbundene CD-Änderungen in Kauf genommen werden müssen. Für die Ätzung dünner Metallschichten ist dieses Vorgehen nicht geeignet, da eine Facettierung der Maske in den dann kürzeren Prozeßzeiten nicht erreicht wird.

Darüber hinaus wurde versucht, das Problem durch einen Zweistufenprozeß aus Plasmaätzen und Entfernung der Redepositionen durch Polieren, Ultraschalleinwirkung oder durch Flüssigkeitshochdruckstrahlen zu beheben. Steilste Flankenwinkel werden mit reinen Argonplasmen erhalten. Die

erzeugten Redepositionen werden in einem zweiten Schritt durch Schalleinwirkung, Polieren oder durch einen Hochdruckstrahl, z.B. mit organischem Lösemittel, entfernt. Die Entfernung von Redepositionen durch einfaches Polieren besitzt jedoch den Nachteil, dass die Redepositionen beim Polieren abbrechen und das Material der Redepositionen durch das Polieren auf dem Substrat verteilt (verschmiert) wird, was zu einer Schädigung der bereits gebildeten Strukturen führen kann.

10

15

Weiterhin biegen sich beim üblichen Veraschen des Photolackes die Redepositionen (Fences) zusammen. Ist die Höhe des Photolackes und damit der Redepositionen geringer als die Strukturgröße der geätzten Struktur, so bleibt unter den Redepositionen oft Lack verborgen. Dieser verschmiert beim Schleifen zusammen mit den abgebrochenen Redepositionen. Bei Ultraschallbehandlungen erfolgt das Abbrechen der

Redepositionen oft auch auf halber Höhe. In die nun kürzeren Strukturen koppelt der Schall schlechter ein. Sehr lange oder Prozesse mit unvollständiger Entfernung der Fences sind die Folge. Für die Reinigung mit einem

Hochdruckflüssigkeitsstrahl (80 atm) ist außerdem spezielles

- und teures Equipment nötig.
- 25 Es ist daher die Aufgabe der vorliegenden Erfindung, ein Verfahren zum Entfernen von Strukturen von einem Substrat bereitzustellen, das die Probleme der herkömmlichen Verfahren vermindert bzw. ganz vermeidet.
 - Diese Aufgabe wird erfindungsgemäß von dem Verfahren zum Entfernen von Strukturen nach dem unabhängigen Patentanspruch 1 gelöst. Weiterhin wird ein Verfahren zur Herstellung einer oder mehrerer strukturierter Schichten nach dem unabhängigen Patentanspruch 7 bereitgestellt. Weitere vorteilhafte
- Ausführungsformen, Eigenschaften und Aspekte der vorliegenden Erfindung ergeben sich aus den abhängigen Ansprüchen, der Beschreibung und den beiliegenden Zeichnungen.

Erfindungsgemäß wird ein Verfahren zum Entfernen von Strukturen von einem Substrat bereitgestellt, das folgende Schritte aufweist:

5

- a) ein Substrat mit den zu entfernenden Strukturen wird bereitgestellt,
- b) eine Opferschicht wird aufgebracht, und

10

c) mit einem Polierschritt werden die zu entfernenden Strukturen und die Opferschicht entfernt.

Das erfindungsgemäße Verfahren besitzt den Vorteil, dass die Opferschicht die zu entfernenden Strukturen umhüllt und 15 stabilisiert , so dass durch den folgenden Polierschritt die zu entfernenden Strukturen langsam sukzessive abgetragen werden können, ohne dass es zu einem Abbrechen der zu entfernenden Strukturen kommt. Dadurch wird ein Verschmieren des Materials der zu entfernenden Strukturen, wie es beim 20 direktem Polieren ohne Opferschicht auftritt, vermieden. Da es sich bei der Opferschicht um eine Schicht handelt, die für sich genommen keine Funktion in der herzustellenden Struktur aufweist, spielen durch den Polierschritt bedingte Artefakte wie das sogenannte "Dishing", Ungleichmäßigkeit, Überpolieren, usw. eine untergeordnete Rolle.

.,25

Weiterhin wird erfindungsgemäß ein Verfahren zur Herstellung einer oder mehrerer strukturierter Schichten bereitgestellt, 30 das folgende Schritte aufweist:

- a) ein Substrat wird bereitgestellt,
- b) zumindest eine zu strukturierende Schicht wird auf das Substrat aufgebracht, 35

10

15

25

30

35

- c) auf die zu strukturierende Schicht wird eine Maske aufgebracht,
- d) die zu strukturierende Schicht wird durch ein Trockenätzverfahren geätzt, wobei an den Seitenwänden der Maske Redepositionen der zu strukturierende Schicht entstehen,
- e) die Maske wird entfernt,
- f) eine Opferschicht wird aufgebracht, und
 - g) mit einem Polierschritt werden die Redepositionen der zu strukturierenden Schicht und die Opferschicht entfernt, so dass eine strukturierte Schicht entsteht.

Das erfindungsgemäße Verfahren besitzt den Vorteil, dass schwer ätzbare Materialien mit hoher physikalischer

Komponente geätzt werden können und dass die so entstehenden Redepositionen (Fences) ohne wesentliche Rückstände wieder entfernt werden können. Somit ist es möglich, die gewünschte geringe Maßaufweitung bei der Ätzung mit hoher physikalischer Komponente trotz der Redepositionen zu nutzen.

Gemäß einer bevorzugten Ausführungsform ist das Material der zu entfernenden Strukturen ein Edelmetall, insbesondere Pt oder Ir, ein Oxid eines Edelmetalls, ein dielektrisches oder ein ferroelektrisches Material.

Gemäß einer bevorzugten Ausführungsform weisen die zu entfernenden Strukturen ein Aspektverhältnis auf, das größer als 2, bevorzugt größer als 4, ist. Weiterhin ist es bevorzugt, wenn der Polierschritt als CMP-Schritt (Chemical Mechanical Polishing) durchgeführt wird.

Weiterhin ist es bevorzugt, wenn als Opferschicht eine Siliziumoxidschicht und/oder eine Siliziumnitridschicht verwendet wird. Gemäß einer bevorzugten Ausführungsform wird der Polierschritt unterbrochen und Reste der Maske werden entfernt. Insbesondere ist bevorzugt, wenn nach dem Polierschritt Reste der Opferschicht nasschemisch entfernt werden.

Nachfolgend wird die Erfindung anhand der Zeichnungen näher 10 erläutert. Es zeigen:

Fig. 1 - 10 ein Verfahren gemäß einer ersten Ausführungsform der vorliegenden Erfindung.

- 15 Fig. 1 zeigt ein Siliziumsubstrat 1 mit bereits fertiggestellten Transistoren 4. Die Transistoren bilden mit den noch herzustellenden Speicherkondensatoren die Speicherzellen, die der Speicherung der binären Informationen dienen. Die Transistoren 4 weisen jeweils zwei
- Diffusionsgebiete 2 auf, welche an der Oberfläche des Siliziumsubstrats 1 angeordnet sind. Zwischen den Diffusionsgebieten 2 der Transistoren 4 sind die Kanalzonen angeordnet, die durch das Gateoxid von den Gateelektroden 3 auf der Oberfläche des Siliziumsubstrats 1 getrennt sind. Die Transistoren 4 werden nach den im Stand der Technik bekannten Verfahren hergestellt, die hier nicht näher erläutert werden.

Auf das Siliziumsubstrat 1 mit den Transistoren 4 wird eine isolierende Schicht 5, beispielsweise eine SiO₂-Schicht aufgebracht. In Abhängigkeit des für die Herstellung der Transistoren 4 verwendeten Verfahrens können auch mehrere isolierende Schichten aufgebracht werden. Die sich daraus ergebende Struktur ist in Fig. 1 gezeigt.

Anschließend wird durch eine Phototechnik das Kontaktloch 6 erzeugt. Das Kontaktloch 6 stellt eine Verbindung zwischen den Transistoren 4 und dem noch zu erzeugenden

15

20

٨25

30

Speicherkondensator her. Auf diese Weise kann eine Speicherzelle nach Stackprinzip erzeugt werden. Das Kontaktloch 6 wird beispielsweise durch eine anisotrope Ätzung mit fluorhaltigen Gasen erzeugt. Die sich daraus ergebende Struktur ist in Fig. 2 gezeigt.

Nachfolgend wird ein leitfähiges Material 7, beispielsweise in situ dotiertes Polysilizium, auf die Struktur aufgebracht. Dies kann beispielsweise durch ein CVD-Verfahren geschehen. Durch das Aufbringen des leitfähigen Materials 7 wird das Kontaktloch 6 vollständig ausgefüllt und es entsteht eine zusammenhängende leitfähige Schicht auf der isolierenden Schicht 5 (Fig. 3). Anschließend folgt ein CMP-Schritt ("Chemical Mechanical Polishing"), der die zusammenhängende leitfähige Schicht auf der Oberfläche der isolierenden Schicht 5 entfernt und eine ebene Oberfläche erzeugt.

Im weiteren wird eine Vertiefung in der isolierenden Schicht 5 überlappend zu dem Kontaktloch 6 gebildet. Diese Vertiefung wird nun mit Barrierematerial 8, beispielsweise Iridiumoxid, bis zu einer vorgegebenen Höhe gefüllt. Dies geschieht, indem das Barrierematerial 8 ganzflächig abgeschieden und nachfolgend eine anisotrope Ätzung durchgeführt wird. Die anisotrope Ätzung wird solange durchgeführt bis eine ebene Oberfläche erreicht ist. Die Strukturierung des Barrierematerials 8 kann auch durch einen CMP-Schritt erfolgen. Geeignete CMP-Verfahren sind beispielsweise in der am gleichen Tag eingereichten deutschen Patentanmeldung mit dem internen Aktenzeichen GR 00 P 4087 DE und dem Titel "Polierflüssigkeit und Verfahren zum Strukturieren von Metalloxiden" beschrieben, auf die hiermit Bezug genommen wird. Die sich daraus ergebende Struktur ist in Fig. 4 gezeigt.

Nachfolgend wird eine leitende Schicht 9, beispielsweise eine Pt-Schicht, zur Bildung der unteren Elektrode auf die in Fig. 4 gezeigte Struktur aufgebracht. Das Aufbringen der Pt-

10

15

9

Schicht kann beispielsweise mit Hilfe eines Sputterverfahrens erfolgen. Anschließend wird auf die Pt-Schicht 9 eine Lackmaske (nicht gezeigt) aufgebracht und die Pt-Schicht 9 durch ein Plasmaätzverfahren mit einem reinem Argon-Plasma strukturiert. Durch die Verwendung von reinem Edelgas als Prozeßgas kommt es zu praktisch keiner Facettierung der Lackmaske. Als Konsequenz bildet die erhaltene Ätzkante den bestmöglichen Winkel (>80°) und man findet nur eine minimale Aufweitung (CD-gain 30-50 nm / Kante). Durch die Verwendung eines reinen Argonplasmas kommt es aber auch zu Redepositionen 10 von Platin an den Seitenwänden der Lackmaske. Dabei weisen diese Redepositionen 10 (Fences) ein sehr großes Aspektverhältnis von etwa 10:1 auf. Nach der Strukturierung der Platin-Schicht 9 wird die Lackmaske verascht, so dass die Redepositionen 10 auf dem Substrat zurückbleiben. Die sich daraus ergebende Struktur ist in Fig. 5 gezeigt.

Die Redepositionen 10 würden bei der weiteren Herstellung der Kondensatoren sehr stören, daher müssen sie von dem Substrat entfernt werden. Zur Entfernung der Redepositionen 10 wird im folgenden eine Siliziumoxidschicht 11 als Opferschicht aufgebracht. Die Siliziumoxidschicht 11 umhüllt und stabilisiert die Redepositionen 10. Die Dicke der Opferschicht 11 beträgt dabei zwischen 100 nm und 1,5 μm, bevorzugt zwischen 500 und 700 nm. Die sich daraus ergebende Struktur ist in Fig. 6 gezeigt.

Anschließend wird ein CMP-Schritt durchgeführt, bei dem die Siliziumoxidschicht 11 und die Redepositionen 10 von dem Substrat entfernt werden. Bedingt durch die Siliziumoxidschicht 11 können bei dem CMP-Schritt die Redepositionen 10 langsam sukzessive abgetragen werden, ohne dass es zu einem Abbrechen der Redepositionen 10 kommt.

Dadurch wird ein Verschmieren des Materials der Redepositionen 10 wie beim direktem Polieren ohne Opferschicht vermieden. Da es sich bei der Siliziumoxidschicht 11 um eine Schicht handelt, die für sich genommen keine Funktion in der herzustellenden Struktur aufweist, spielen durch den Polierschritt bedingte Artefakte wie das sogenannte "Dishing", Ungleichmäßigkeit,

5 Überpolieren, usw. eine untergeordnete Rolle.

Bei dem vorliegenden Ausführungsbeispiel kann der CMP-Schritt als ein herkömmlicher CMP-Prozess für Oxidschichten durchgeführt werden. So kann beispielsweise Klebosol 30N50 als Slurry und als Pad IC1000 oder IC14000 der Firma Rodel verwendet werden. Der Polierdruck beträgt beispielsweise zwischen 2 bis 8 psi und die Rotationsgeschwindigkeit von Polierplatte und Waferträger beträgt zwischen 20 bis 100 U/min.

15

20

1.0

Der CMP-Schritt wird gestoppt, sobald die Siliziumoxidschicht 11 bis auf die Platinschicht 9 abgetragen ist. Danach werden durch einen weiteren Ätzschritt, der vorzugsweise nasschemisch durchgeführt wird, die Reste der Siliziumoxidschicht 11, die sich noch auf dem Substrat befinden, von dem Substrat entfernt. Damit stehen zur Kapazitätssteigerung der noch zu erzeugenden Kondensatoren auch die Seitenflächen der unteren Elektroden zur Verfügung. Die sich daraus ergebende Situation ist in Fig. 7 gezeigt.

25

30

35

Sollten sich die Redepositionen bei der Veraschung der Lackmaske so verbogen haben, wie dies in Fig. 11 gezeigt ist, können Reste der Lackmaske zwischen den Redepositionen verbleiben. Dies ist in Regel dann der Fall, wenn der Abstand der Redeposition kleiner als 2 µm ist. Daher ist es vorteilhaft, wenn der CMP-Schritt unterbrochen wird und die dann freigelegten Lackreste verascht werden, bevor der CMP-Schritt fortgesetzt wird. Weiterhin kann auf Entfernung der Reste der Siliziumoxidschicht 11, die sich nach dem CMP-Schritt noch auf dem Substrat befinden, verzichtet werden, wenn beispielsweise die Seitenwände der unteren Elektrode zur Erhöhung der Kapazität nicht benötigt werden.

15

30

Es folgt die Abscheidung des Materials für eine ferroelektrische Schicht 12, beispielsweise für eine Schicht aus Strontiumwismuttalantat (SBT). Eine derartige SBT-Schicht wird mit Hilfe eines CVD Prozesses auf die in Fig. 7 gezeigte Struktur abgeschieden. Der CVD Prozeß wird bei einer Substrattemperatur von 385°C und einem Kammerdruck von etwa 1200 Pa durchgeführt. Der Sauerstoffanteil im Gasgemisch beträgt 60%. Dabei wird der SBT Film als amorpher Film abgeschieden. Dementsprechend zeigt der SBT Film im wesentlichen noch keine ferroelektrischen Eigenschaften. Anschließend wird das abgeschiedene, amorphe SBT bei einer Temperatur zwischen 600 bis 750°C für 10 bis 30 min in einer Sauerstoffatmosphäre getempert, wodurch die ferroelektrischen Eigenschaften des SBT erzeugt werden.

beispielsweise eine Pt-Schicht, zur Bildung der oberen Elektrode auf die ferroelektrische Schicht 12 aufgebracht. Das Aufbringen der Pt-Schicht kann beispielsweise mit Hilfe 20 eines Sputterverfahrens erfolgen. Anschließend wird wiederum auf die Pt-Schicht 13 eine Lackmaske (nicht gezeigt) aufgebracht und die Pt-Schicht 13 sowie die ferroelektrische Schicht 12 durch ein Plasmaätzverfahren mit einem reinem Argon-Plasma strukturiert. Durch die Verwendung eines reinen Argonplasmas kommt es wiederum zu Redepositionen 14 von Platin an den Seitenwänden der Lackmaske. Nach der Strukturierung der Platin-Schicht 13 und der ferroelektrischen Schicht 12 wird die Lackmaske verascht, so dass die Redepositionen 14 auf dem Substrat zurückbleiben.

Nachfolgend wird eine weitere leitende Schicht 13,

Wiederum würden die Redepositionen 14 bei der weiteren Herstellung der integrierten Schaltung bzw. des Speicherbausteins sehr stören, daher müssen sie von dem Substrat entfernt werden. Auch zur Entfernung der 35 Redepositionen 14 wird im folgenden eine Siliziumoxidschicht 15 als Opferschicht aufgebracht. Die Siliziumoxidschicht 15

20

1 25

30

umhüllt und stabilisiert dabei die Redepositionen 14. Die sich daraus ergebende Struktur in Fig. 8 gezeigt.

Anschließend wird ein weiterer CMP-Schritt durchgeführt, bei dem die Siliziumoxidschicht 15 und die Redepositionen 14 von dem Substrat entfernt werden. Bedingt durch die Siliziumoxidschicht 15 können bei dem CMP-Schritt die Redepositionen 14 langsam sukzessive abgetragen werden, ohne dass es zu einem Abbrechen der Redepositionen 14 kommt. Wiederum kann der CMP-Schritt als ein herkömmlicher CMP-10 Prozess für Oxidschichten durchgeführt werden. Der CMP-Schritt wird gestoppt, sobald die Siliziumoxidschicht 15 bis auf die Platinschicht 13 abgetragen ist. Die dabei zurückbleibenden Reste der Redepositionen sind für den weiteren Herstellungsprozeß ohne Bedeutung.

Um die Elektrodenschicht 13 von neuen Leiterbahnebenen elektrisch zu isolieren, wird die leitende Schicht 13 durch eine isolierende Deckschicht 16, beispielsweise Siliziumoxid, abgedeckt. Nachfolgend werden, um die oberen Elektroden 13

und die unter der isolierenden Schicht 5 liegenden Diffusionsgebiete 2 der Transistoren 4 elektrisch zu kontaktieren, entsprechenden Kontaktlöcher durch die verschiedenen Siliziumoxid-Schichten 16 und 5 geätzt. Dabei enden die Kontaktlöcher 17 auf den oberen Pt-Elektroden 13; weitere Kontaktlöcher 18 gehen an den Pt-SBT-Schichten vorbei, bis zu den Diffusionsgebieten 2 der Auswahltransistoren 4. Es folgt die Abscheidung einer weiteren leitenden Schicht 19, so dass die Kontaktlöcher 17 und 18 aufgefüllt werden (Fig. 10). Auf diese Weise wurde auf der linken Seite der Fig. 10 eine Speicherzelle 20 nach dem Stackprinzip erzeugt, während auf der rechten Seite der Fig. 10 eine Speicherzelle 21 nach dem Offsetprinzip erzeugt wurde. Danach werden in herkömmlicher Weise die

Metallisierungsebenen und die Passivierung des Bauelements 35 erzeugt. Dabei ist zu bemerken, dass bei der industriellen Anwendung in der Regel jeweils nur ein Speicherzellentyp,

entweder Stackzelle oder Offsetzelle, auf einem Chip hergestellt wird. In diesem Sinne sind die Figuren 1 bis 10 lediglich als Illustration der prinzipiellen Vorgehensweise zu verstehen.

5



Patentansprüche

5

10

20

30

35

- 1. Verfahren zum Entfernen von Strukturen von einem Substrat mit den Schritten:
- a) ein Substrat mit den zu entfernenden Strukturen wird bereitgestellt,
 - b) eine Opferschicht wird aufgebracht, und
 - c) mit einem Polierschritt werden die zu entfernenden Strukturen und die Opferschicht entfernt.
- Verfahren nach Anspruch 1, da durch gekennzeichnet, dass das Material der zu entfernenden Strukturen ein Edelmetall, insbesondere Pt oder Ir, ein Oxid eines Edelmetalls, ein dielektrisches oder ein ferroelektrisches Material ist.
- 3. Verfahren nach Anspruch 1 oder 2,
 d a d u r c h g e k e n n z e i c h n e t ,
 dass die zu entfernenden Strukturen ein Aspektverhältnis
 aufweisen, das größer als 2, bevorzugt größer als 4,
 ist.
 - 4. Verfahren nach einem der voherstehenden Ansprüche, dad urch gekennzeichnet, dass der Polierschritt als CMP-Schritt durchgeführt wird.
 - 5. Verfahren nach einem der voherstehenden Ansprüche, dad urch gekennzeichnet, dass als Opferschicht eine Siliziumoxidschicht und/oder eine Siliziumnitridschicht verwendet wird.
 - 6. Verfahren nach einem der voherstehenden Ansprüche,

20

dadurch gekennzeichnet, dass nach dem Polierschritt Reste der Opferschicht nasschemisch entfernt werden.

- 5 7. Verfahren zur Herstellung einer oder mehrerer strukturierter Schichten mit den Schritten:
 - a) ein Substrat wird bereitgestellt,
- b) zumindest eine zu strukturierende Schicht wird auf das Substrat aufgebracht,
 - c) auf die zu strukturierende Schicht wird eine Maske aufgebracht,
 - d) die zu strukturierende Schicht wird durch ein Trockenätzverfahren geätzt, wobei an den Seitenwänden der Maske Redepositionen der zu strukturierende Schicht entstehen,
 - e) die Maske wird entfernt,
 - f) eine Opferschicht wird aufgebracht, und
- g) mit einem Polierschritt werden die Redepositionen der zu strukturierenden Schicht und die Opferschicht entfernt, so dass eine strukturierte Schicht entsteht.
 - 30 8. Verfahren nach Anspruch 7,
 d a d u r c h g e k e n n z e i c h n e t ,
 dass das Material der zu entfernenden Strukturen ein
 Edelmetall, insbesondere Pt oder Ir, ein Oxid eines
 Edelmetalls, ein dielektrisches oder ein
 ferroelektrisches Material ist.
 - 9. Verfahren nach Anspruch 7 oder 8,

dadurch gekennzeichnet, dass der Polierschritt unterbrochen wird und Reste der Maske entfernt werden.

- 5 10. Verfahren nach einem der Ansprüche 7 bis 9,
 d a d u r c h g e k e n n z e i c h n e t ,
 dass der Polierschritt als CMP-Schritt durchgeführt
 wird.
- 10 11. Verfahren nach einem der Ansprüche 7 bis 10,
 d a d u r c h g e k e n n z e i c h n e t ,
 dass als Opferschicht eine Siliziumoxidschicht und/oder
 eine Siliziumnitridschicht verwendet wird.



Zusammenfassung

Erfindungsgemäß wird ein Verfahren zum Entfernen von Strukturen von einem Substrat bereitgestellt, das folgende Schritte aufweist: a) ein Substrat mit den zu entfernenden Strukturen wird bereitgestellt, b) eine Opferschicht wird aufgebracht, und c) mit einem Polierschritt werden die zu entfernenden Strukturen und die Opferschicht entfernt. Das erfindungsgemäße Verfahren besitzt den Vorteil, dass die Opferschicht die zu entfernenden Strukturen umhüllt und stabilisiert, so dass durch den folgenden Polierschritt die zu entfernenden Strukturen langsam sukzessive abgetragen werden können, ohne dass es zu einem Abbrechen der zu entfernenden Strukturen kommt. Dadurch wird ein Verschmieren des Materials der zu entfernenden Strukturen, wie es beim direkten Polieren ohne Opferschicht auftritt, vermieden.

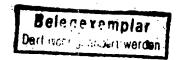
Fig. 8

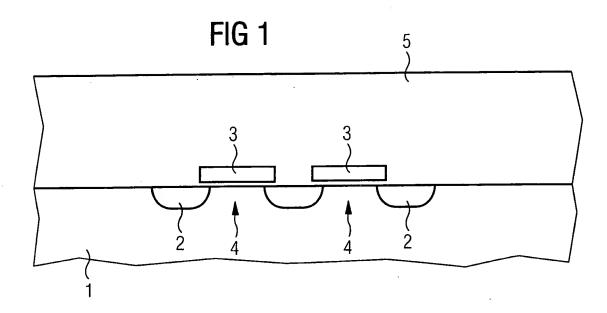
5

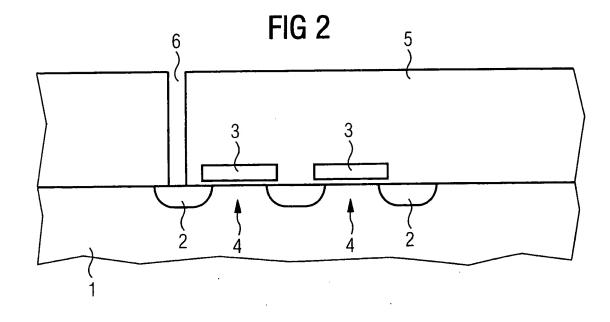
10

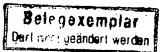
15

1/6

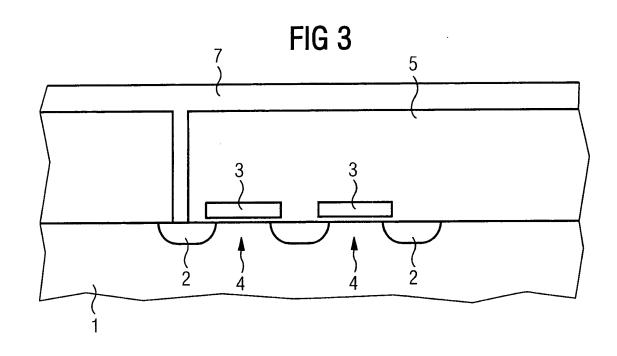


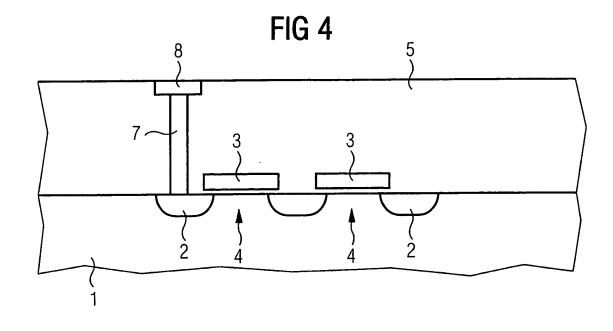






00 P4 091

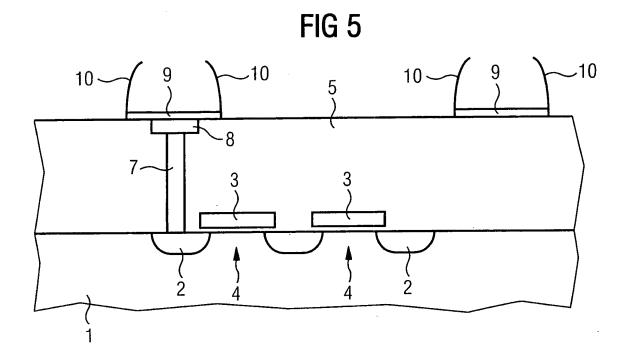


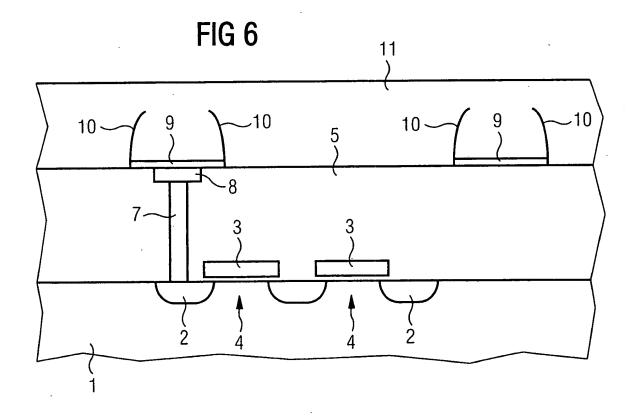


red maxé p sla 8

00 P4 0 9 1

3/6

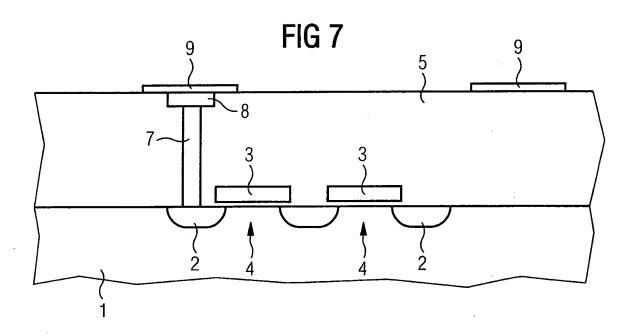


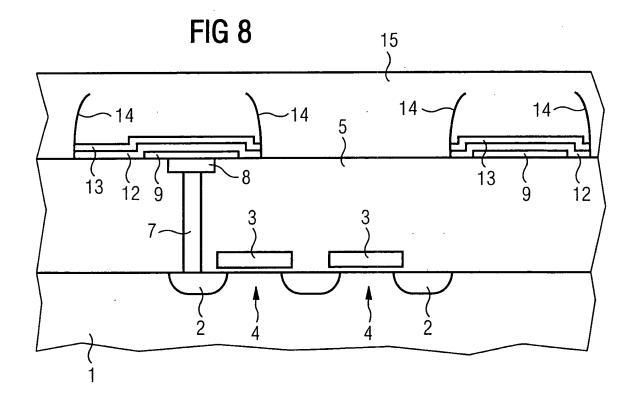


00 P 4 0 9 1

4/6

Belegexemplar Derfinent geändert werden

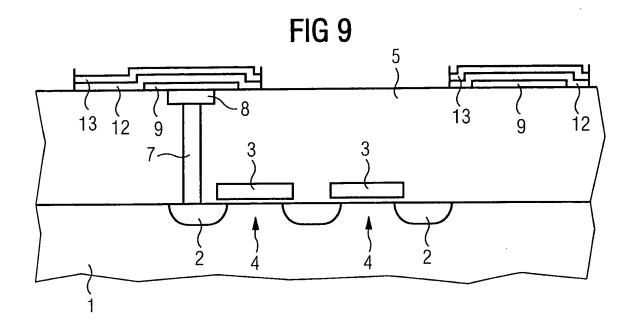


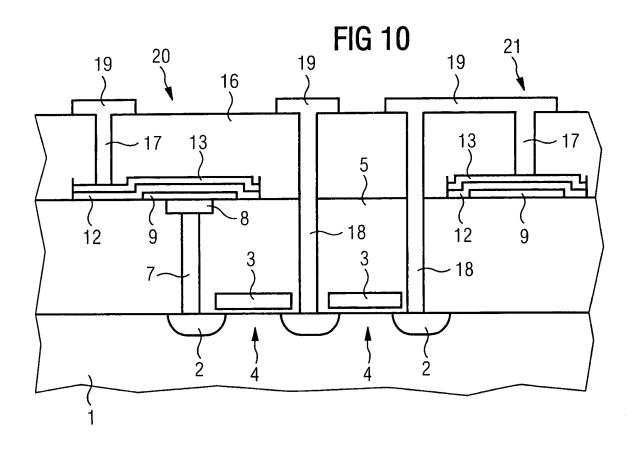


Betegexemplar: Dert went geändert werden

00 P 4 0 9 1

5/6





6/6



FIG 11

